

Une deuxième génération de SoC va pousser l'intégration système à un niveau supérieur

Gartner

La plupart des circuits spécifiques (Asic) ou dédiés (ASSP) complexes sont aujourd'hui des systèmes sur une puce (SoC) : on en trouve par exemple dans les lecteurs MP3, les boîtiers-décodeurs TV, les smartphones et autres radiotéléphones multimédias, les enregistreurs de DVD et les routeurs pour applications sans fil. Selon la définition de la société d'analyse américaine Gartner, ces systèmes sur une puce intègrent, au moins, de la logique, des mémoires et un cœur de processeur. Ces SoC peuvent aussi intégrer des fonctions analogiques ou mixtes, même si de plus en plus de fabricants de semiconducteurs tendent à vouloir séparer les fonctions purement analogiques des fonctions numériques, les deux technologies étant difficilement optimisables simultanément.

Selon la société d'analyse, les deux types de SoC (Asic et ASSP) se partagent non équitablement un marché qui passerait de 46 milliards de dollars en 2005 à 84 milliards en 2010 (voir schéma). Toujours selon l'analyste, plus de 50 % des designs de circuits



Un SoC intègre au moins un cœur de processeur, des fonctions logiques et des mémoires, selon la définition de Gartner.

Selon Gartner, le marché des SoC atteindrait 84 milliards de dollars en 2010, soit 80 % de plus qu'en 2005.

spécifiques lancés dans le monde actuellement sont des SoC, et cette part pourrait passer à 80 % en 2010. La même tendance est valable pour les ASSP avec toutefois une avance d'un à deux ans pour ces derniers. Si l'on en croit Bryan Lewis, vice-président respon-

sable des études Asic/SoC/FPGA chez Gartner, une seconde génération de systèmes sur une puce (SoC) est toutefois en préparation pour porter l'intégration système à un niveau supérieur. Cette seconde génération pourrait générer un marché de 5 milliards de dollars dès cette année et de 30 milliards à l'horizon 2010. Elle s'articulera autour du concept de plate-forme, un concept déjà très en vogue dans le monde des circuits spécifiques, qu'il s'agisse des circuits à base de cellules, de réseaux structurés ou de prédéfinis programmables.

Des circuits multifonctions et multi OS

Mais cette seconde génération ira encore plus loin. Il s'agira d'un « circuit multifonctionnel intégrant plusieurs cœurs de processeurs, chacun pilotant un sous-système disposant de son propre système d'exploitation et de ses API », explique M. Lewis, citant en exemple les plates-formes de première génération OMAP2 de Texas Instruments, Nexperia de Philips Semiconductors et UniPhier de Panasonic. Ces plates-formes pourront intégrer différents types de technologies. Mais « bien du travail reste à faire, tant du

côté des outils de conception au niveau système [ESL] que de la réutilisation des blocs de propriété intellectuelle et des logiciels embarqués avant de maîtriser cette seconde génération de SoC », affirme M. Lewis.

En attendant, il existe déjà une multitude de solutions pour intégrer un sous-système complet sur une puce. Le nec plus ultra du SoC est aujourd'hui fabriqué en technologie Cmos 90 nm, qu'il s'agisse de circuits spécifiques ou de circuits programmables ; mais, dans l'un comme dans l'autre cas, les circuits 65 nm pointent leur nez de façon de plus en plus insistante. Les deux principaux fournisseurs de circuits programmables, Altera et Xilinx, qui ont fait beaucoup d'efforts pour rattraper leur retard technologique relatif, se situent désormais sur un pied d'égalité avec leurs collègues spécialistes des Asic. Tant en ce qui concerne les technologies de fabrication que la complexité de leurs circuits et/ou l'utilisation de cœurs de processeurs (intégrés dans certaines plates-formes de Xilinx). De son côté, Actel va encore plus loin et intègre des fonctions analogiques et mixtes dans ses FPGA.

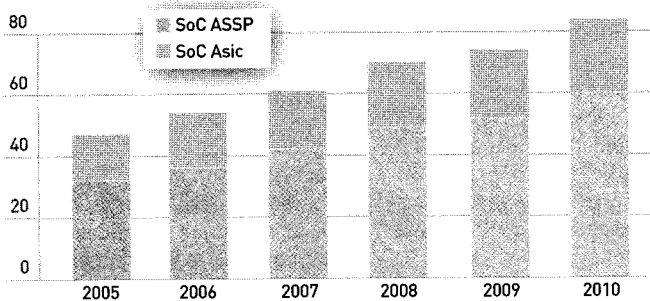
Le principal problème lié à la conception des SoC, et qui explique probablement la relative stagnation à l'avenir du marché des circuits spécifiques sur une puce (SoC Asic - voir schéma), est l'inflation des coûts et temps de développement. S'y rajoute le problème récurrent de l'utilisation sur une même puce de blocs d'IP* d'origines différentes, en dépit des efforts d'organisations comme VSIA, OCP-IP et autres. Les principaux fournisseurs de SoC spécifiques sont à ce jour, par ordre alphabétique, Fujitsu, IBM, LSI Logic, Nec Electronics, Philips Semiconductors, STMicroelectronics, Texas Instruments et Toshiba.

FRANÇOISE GROVALET

* CF LEXIQUE PAGE 48

Evolution du marché des SoC (en milliards de dollars)

Source: Gartner



DÉPÔSE DE JOINT

La technologie de joint « form in place (formé sur pièce) » est un système automatisé de dépose de joint conducteur CEM sur des substrats métalliques ou plastiques. Cette technologie est particulièrement appropriée pour les applications telles que les téléphones portables, les PDA, les stations de base, les radios et de nombreux autres boîtiers cloisonnés plastiques et métalliques et des ensembles électroniques.

- Le joint « formé sur pièce » est une solution économique, car il réduit la quantité de matière première et les temps d'assemblage
- Les joints se polymérisent à température ambiante. Ceci permet aussi l'usage des substrats plastiques ou métalliques à faible coût
- Haute efficacité de blindage : 85-100dB jusqu'à 10GHz
- Le gabarit de positionnement se fixe sur un plan de travail de seulement 1,2m x 0,9m et permet de traiter à la fois les prototypes et les grandes séries
- Les joints « formés sur pièce » laissent plus d'espace pour des composants critiques sur le circuit imprimé et réduisent les dimensions des ensembles électroniques

LEADERS DANS LE BLINDAGE EMI

global solutions :
local support.

E: euromail@lairdtech.com
T: +33 (0) 1 69 49 73 79
www.lairdtech.com/europe

