

[홈페이지](#)

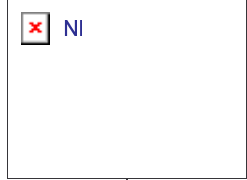
[박 동욱](#)

[회원정보 변경](#)

[구독자 등록 확인](#)

[ee뉴스수신 해지](#)

[로그아웃](#)



[반도체 기술](#)

[EDA/IC 설계](#)

[공정/제조](#)

[테스트/패키징](#)

[설계 기술](#)

[센서 기술](#)

[종폭, 컨디셔닝 및 변환](#)

[RF/무선](#)

[디지털 신호 처리](#)

[제어 설계](#)

[네트워킹 설계](#)

[인터페이스 설계](#)

[버퍼/스토리지](#)

[파워 디자인](#)

[EMI/EMC 설계](#)

[광전자 및 디스플레이](#)

[임베디드 시스템](#)

[프로그래머블 로직](#)

[보안 설계](#)

[설계 테스트](#)

[기사](#)

전자엔지니어가 최신 업계 소식 및 기술 동향을 실시간 제공 및 분석해 드립니다

[반도체 기술](#) | [설계 기술](#) | [전자용어사전](#) | [ee리서치](#) | [이번호 저널](#)

뉴스 및 동향

Mentor Graphics

### 무어법칙 한계, 혁신과 전체론적 디자인으로 극복

게재 : 2006년 04월 19일

[인쇄](#)  [동료에게 전자 우편으로](#)  [문의 전송](#)  
**박동욱**

지난 2월 27일에서 3월 2일까지 나흘간 캘리포니아 몬트레이에서 개최된 제 4차 Global Press Electronic Summit 2006에는 미국의 주요 기업과 유망 신흥 기업들의 여러 CEO급 강연자들이 참여하여 오늘날의 전자 산업이 직면한 다양한 이슈와 기술 동향에 대해 프리젠테이션 및 패널 토론을 벌였다. 이 행사에는 IBM, HP, Chartered, AMD, AMI, STATS ChipPAC, NS, Agilent, Agere, Altera, Xilinx, Synplicity, Cadence, Tensilica, MIPS, Renesas, Mentor, Maxim, Synopsys, Analog Devices, Fairchild, Broadcom, Novas, Airgo, Marvel, Avago, Applied Materials사와 같은 주요 업체들과 Sensory Networks, Sonics, Akustica, Cradle, Andigilog, Athena Design Systems사와 같은 신흥 기업들을 포함한 47개 업체가 참여했다.



IT 성능은 속도(기가헤르쯔) 향상에 의해 서만 좌우되지 않는다. 향후의 성능 향상은 통합적 혁신에 의해 이루어질 것이다.

행사 첫날의 기조 연설에서 IBM의 펠로우이자 부사장이며 CTO인 Bernard S. Meyerson 박사는 오늘날 반도체 업계는 더 이상 디바이스를 제대로 축소시킬 수 없는 물리적 한계에 부딪혔다면서, "이제 스케일링(scaling)으로는 불가능해진 것을 혁신이 가능케 해줄 것"이라 강조했다.

오늘날 기술 분야가 수많은 방면에서 부딪히고 있는 엄청난 복잡

- [신제품 소식](#)
- [업계 소식](#)
- [기술기사 목록](#)
- [애플리케이션 노트](#)
- [타임즈피플](#)
- [리서치](#)

서비스

- [RSS서비스](#)
- [전자용어사전](#)
- [이벤트](#)
- [전시회/세미나](#)
- [유용한 링크](#)
- [마케팅 서비스](#)
- [광고주 서비스](#)
- [뉴스 제공](#)
- [기술기사 제공](#)
- [사이트맵](#)
- [도움말](#)
- [사이트 제안사항](#)

Global Sources

- [Electronic Components](#)
- [Computer Products](#)
- [Trade Show Center](#)
- [China Sourcing Fairs](#)

CMP

- [EE Times Network](#)
- [ESM Online](#)

한 문제들이 미래의 업계에 어떠한 영향을 미칠 것인지를 그의 기조연설 내용을 통해 짚어 보자.

벽에 부딪힌 무어의 법칙

무어의 법칙은 기술적으로는 별반 의미가 없다고 Meyerson 박사는 말했다. 무어의 법칙은 보다 저렴한 반도체를 얼마나 빠르게 만들 수 있을지 말해준다는 점에서 경제적으로는 중요하지만, 성능향상 방법에 대해서는 아무 것도 말해주지 않기 때문이다.

물론 반도체를 보다 작고 빠르게 저렴하게 만드는 방법을 알려주는 일련의 법칙들은 분명 있다. 전통적인 스케일링의 법칙이 바로 그것이다. 이 법칙을 따르지 않고서는 전력 밀도를 일정하게 유지할 수 없다. 지난 35~40년 동안 이러한 법칙에 따라 정확히 스케일링이 이루어져 왔지만, 130나노미터 근방부터는 단기적으로 이러한 법칙에서 벗어나는 일이 발생했다. 이유가 뭘까?

그 대답은 간단하다. 성능 향상을 위해서는 게이트 산화물을 포함하여 트랜지스터의 모든 부분들을 축소시킬 수 있어야 한다. 문제는 원자를 축소시킬 수 없다는 것이다. 오늘날의 디바이스에서 볼 수 있는 전형적인 게이트 산화물 층의 두께는 원자 다섯 개 정도에 불과하다. 그 다음 세대의 디바이스에서 스케일링의 법칙에 따라 두께를 반으로 줄인다면 원자 수는 두개 반이 되어야 하는데, 그 같은 일은 물론 불가능하다. 어느 누구도 더 이상은 게이트 산화물을 축소시킬 수 없는 것이다.

갑자기 이 같은 장벽에 부딪히게 된 것은 최근이 아니라 16년 전인 1990년대의 이야기이다. 디바이스를 너무 작게 만들자 새로운 물리학적 문제가 대두된 것이다. "그리고 전력 밀도 문제는 갑자기 걸잡을 수 없게 되었다."

그 당시 CMOS 기술이 등장했고, IBM을 포함한 많은 업체들이 당시로서는 혁명적인 이 기술에 뛰어 들었다. 그러나 이 역시 어떤 시점에서는 똑 같은 문제를 반복하게 된다.

이제 디바이스는 너무도 작아진 나머지 포함된 원자가 불과 몇 개 밖에 안 된다. 따라서 원자 몇 개만 바뀌어도 디바이스 성능이 크게 변화한다. 이러한 디바이스들은 제조 공정에서의 '자연발생적 변화량'이 충분히 큰 변화를 야기하게 된다. 그 복잡성은 상상하기도 어

려울 정도이다. "이 모든 복잡성을 다루기 위해서는 매우 진보된 기술이 필요하다. 이러한 상황에서 DFM(Design-for-Manufacturing) 기술이 성년에 이르게 된 것이다. 이는 흥미로운 상황이 아닐 수 없다"고 Meyerson 박사는 말했다.

상황이 어려워지고 있는 것은 트랜지스터 뿐만이 아니다. 이들을 서로 연결시킬 수 있는 능력도 악화되고 있다. 그 밖에 유전체와 같은 다른 소재상의 문제들도 대두되고 있다.

그렇다면 어떻게 해야 하는가? 해답은 혁신에 있다고 그는 말한다. 스케일링으로는 불가능해진 것을 혁신이 가능케 해줄 수 있다는 것이다.

### 혁신 방법들

혁신은 새로운 방법론, 새로운 구조, 신소재 등을 통해 이루어져야만 한다. 새로운 방법 가운데 하나는 예컨대 스트레인(strain)을 이용하는 것이다. "우리가 현재 출하하고 있는 90나노미터 기술들 가운데는 'tensely strained' 실리콘이 포함되어 있다. 이는 실리콘을 잡아 당겨 전자가 보다 빨리 움직이도록 해준다. 또한 'compressibly strained' 실리콘은 실리콘을 쥐어짤으로써 정공, 즉 양의 전하가 보다 빨리 움직이도록 해준다." Meyerson 박사는 이 같은 이니시어티브가 성능의 향상을 가져오고 있다고 말했다.



이제 무어의 법칙으로는 더 이상 비약적인 성능 향상을 기대하기 어렵게 되었다.

오늘날의 고성능 프로세서를 작은 서브세그먼트들로 나눠 작업의 작은 부분들을 처리하도록 함으로써 성능 증폭 효과를 가져오는 가상화 기술도 있다. 이는 매우 중요한 기술로서 오늘날 이러한 방식에 관심이 집중되고 있다고 Meyerson 박사는 말했다.

IBM의 BlueGene도 [성능 향상을 위한] 또 다른 아이디어의 좋은 예이다. 이것은 그야말로 간단한 아이디어로서, 칩에 듀얼 프로세서 코어와 대량의 메모리, 그리고 다른 칩들과의 다섯 가지 상이한 통신 방식을 탑재하는 것이다. 이것은 획기적인 변화로서, 예컨대 실시간 렌더링에서 놀라운 성능을 제공한다.

'막무가내식으로 밀어붙이던' 기존의 방법 말고도 이처럼 성능을 높일 수 있는 많은 수단들이 있는 것이다. 그렇다면 이 모든 것이 의미하는 바는 무엇일까?

## 전체론적 디자인과 파트너십

이 모든 것은 전체론적인 디자인(holistic design)의 필요성으로 귀결된다고 Meyerson 박사는 말한다. "우리의 새로운 패러다임은 기본적으로 모든 것에 신경을 써야 한다는 것이다. 그것도 소재, 디바이스, 회로, 코어, 칩, 시스템 아키텍처, 시스템 자산 그리고 소프트웨어에 이르는 모든 것을 전부 동시에 최적화 해야 한다!"

업계가 복잡성 때문에 직면하고 있는 또 하나의 커다란 문제는 비용이라고 그는 말했다. "팹 건설 비용은 엄청나게 상승하고 있으며, 팹 장비 또한 마찬가지이다. 업계의 수익과 연구개발 비용을 비교해 보면 모골이 송연해질 지경이다. 1960년대 당시에는 연구개발 투자비용 1달러당 약 40달러의 수익을 거둘 수 있었다. 그러나 오늘날에는 평균 40달러를 지출해서 6달러 정도의 수익을 거두고 있다. 이는 평균적인 소득대비 상환액 비율(PTI)이 16퍼센트도 안 된다는 뜻이다. 즉, 차세대 제품의 개발에만도 전체 수익보다 많은 돈을 쓰고 있다는 얘기이다. 이 같은 업계 추세를 유지하기란 불가능하다."

따라서 업계는 변화해야만 한다. 그리고 오늘날 우리가 목격할 수 있는 변화는 바로 수많은 파트너십이 이루어지고 있다는 것이다. IBM의 경우에도 삼성, Toshiba, AMD, Chartered, Infineon, Sony사와 공정의 다양한 부분들을 함께 연구하고 있다. 이런 종류의 컨소시엄이 보편화되고 있으며, 전세계적으로 이 같은 기술의 합병 및 세계화가 이미 이루어지고 있다. 그 이유는 간단하다. 바로 비용 때문이다. "물리적 현실로 인해 업계는 이제까지 전례가 없던 방식의 협력을 시도하고 있다. 이러한 변화는 절대적으로 필요하다. 이러한 혁신의 네트워크를 통해 부족한 물리적 자본뿐만 아니라 팹 비용도 분담할 수 있기 때문이다."

그러나 그보다 더 중요한 것은 "물리적 자본과 지적 자본의 결합을 통해 모두가 발전하는 것"이라고 Meyerson 박사는 말했다. "물론 경쟁은 계속된다. 우리가 결성하는 것은 매우 경쟁적인 동맹으로서, 우리는 파운드리로서 경쟁하며, 개방 시장에서는 제품으로 경쟁한다. 그러나 우리는 플랫폼을 글로벌화 했다. 그리고 한편으론 다른 피쳐들로 차별화를 도모하는 것이다. 결국 우리는 글로벌화된 기술 환경의 형성을 목격하게 될 것이다. 그리고 그러한 추세는 이미 시작되고 있다."

홈페이지



[EE Times - Asia](#) | [EE Times - India](#) |  | 

[RSS서비스](#)  || [회사소개](#) | [문의사항](#) [연락처](#) | [이용](#)

Copyright (c) 2006 eMedia Asia Ltd. 모든 권한은 당사에서 보유하고 있습니다.  
eMedia Asia사의 명시적인 서면 허가 없이는 어떠한 형식이나 매체로도 전체 혹은 일부를 게재  
다.

경고: 본 사이트 상의 이미지들은 디지털 워터마크 기술에 의해 보호되고 있습니다. 본 웹사이트

위해서는 eMedia Asia사의 이용 약관을 따라야 하며, 이에 승인 및 동의해야 합니다