

# Novas, SoC 시장 겨냥한 시스템 레벨의 디버깅 툴 발표

이주연

Novas Software사는 임베디드 프로세서 플랫폼을 토대로 한 SoC 시장을 겨냥하여 디버깅 툴을 발표하고 새롭게 부상하는 ESL(Electronic System Level) 검증 시장을 공략하고 있다.

EDA 전문가들에 따르면, 오늘날의 검증 시장은 ESL 설계쪽으로 옮겨가도록 이끌어 가고 있다고 한다. Novas사의 마케팅 부사장인 Dave Kelf 씨는 "우리는 ESL 방법론을 완벽하게 포괄하도록 디버깅 툴을 확장하고 있다"면서, "하드웨어와 소프트웨어를 함께 설계하는 단일 언어로 전환되는 추세를 감안해 볼 때, 이러한

새로운 방법론을 적용한 디버깅 환경은 핵심적인 역할을 할 것"이라고 말했다.

Kelf 씨에 따르면, nESL은 Novas의 Verdi 디버거의 한 옵션으로, 임베디드 프로세서 플랫폼을 이용하는 하드웨어 엔지니어, 하이레벨의 모델을 개발하는 시스템 엔지니어, 그리고 디바이스 드라이버와 같은 로레벨의 코드를 작성하는 소프트웨어 엔지니어들이 사용할 수 있다고 한다. 그러나 Novas사가 발표한 첫 번째 제품은 트랜잭션 레벨의 디버깅과 분석을 지원함으로써 하드웨어 측면에 좀더 포커스를 두고 있다.

Verdi도 어느 정도의 트랜잭션을 지원하지만, nESL은 "더욱 향상된 디스플레이 메카니즘"을 제공한다고 Kelf 씨는 말했다. 예를 들어, Verdi는 첫 번째 트랜잭션이 끝나면서 두 번째 트랜잭션이 동일한 주소 버스에서 시작하는 "split" 트랜잭션과 첫 번째 트랜잭션이 끝나기 전에 두 번째 트랜잭션이 시작하는 "overlapping" 트랜잭션을 포함하여 다양한 트랜잭션 유형을 지원한다.

또한 트랜잭션 데이터의 캡처와 저장을 쉽게 해주는 open 트랜잭션 인터페이스는 물론, "e" 또는 SystemC로부터 직접 트랜잭션을 읽을 수 있는 새로

운 기능도 지원한다. 이 기능을 이용하면 자체 개발한 버스 포맷 뿐만 아니라 HDL 코드에서 나온 신호 데이터를 조희용 트랜잭션으로 변환할 수가 있다.

nESL의 트랜잭션 기반 디버깅은 모든 주요 HDL 시뮬레이터와 작동할 뿐 아니라 Cadence, Mentor Graphics 및 Verisity사의 에뮬레이터와도 작동한다고 Kelf 씨는 설명했다.

## SoC 디버거

Novas사가 2사분기 말에 한정판으로 출시할 예정인 차기 버전의 nESL은 하드웨어/소프트웨어 디버깅 인터페이스를 추가할 계획이다.

Novas사는 ARM사의 RealView를 비롯하여 일부 소프트웨어 디버깅을 Verdi에 통합하고 있다고 Kelf 씨는 말했다.

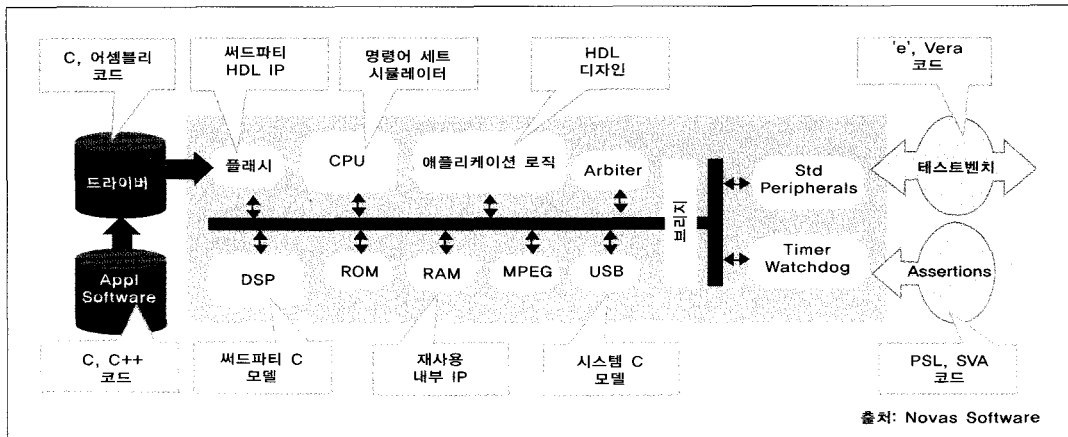
"이 디버거는 ARM 코드를 로드하고 명령어 세트 시뮬레이터에서 동작하는 소프트웨

어를 실행시킨다"고 Kelf 씨는 설명했다. "그 다음 하드웨어 디버거가 하드웨어 측면을 검사한다. 사용자가 소프트웨어 디버깅을 보고 명령어를 클릭하면 하드웨어 디버거가 그것에 응답한다."

Novas사는 SystemC 컴파일러 겸 디버거 또한 2사분기 출시를 목표로 하고 있다.

내장된 하드웨어 윈도우를 통해 사용자는 SystemC 코드를 추적하는 반면에 소프트웨어 디버깅 윈도우에서는 스택 트레이싱과 같은 기능을 처리한다. 이 윈도우에서는 시간 개념 없이 실행 중인 명령어의 순서만 존재한다고 Kelf 씨는 설명했다.

Novas사는 SystemC 이외에 Mathworks사의 Matlab과의 링크 가능성에 대해서도 논의 중에 있으며, 범용 모델링 언어(Universal Modeling Language)도 고려하고 있다고 Kelf 씨는 말했다. □



출처: Novas Software

ESL 환경이 갈수록 복잡해지고 있으므로 새로운 디버깅 기술이 요구되고 있다.

이주연

FPGA 디자인의 가격 압박에 시달리고 있는 엔지니어

와 같은 보다 높은 드라이브 전류를 필요로 하는 I/O 표준은 지원하지 않는다.