

올해의 화두,

“배터리는 길게, 기능은 많이, 크기는 작게”



몬테레이에서 열린 Electronic Summit 2005에서의 화두는 단연 디지털 컨버전스 제품에서 고객이 누릴 수 있는 혜택에 초점이 맞추어졌다. 작은 사이즈에 있을 건 다 있는 퓨전형 기기. 특히 디스플레이나 휴대용 기기들에서 혁신적인 기술발전이 있을 것으로 기대된다. 보다 많은 기능에 칩 사이즈와 소비전력은 획기적으로 줄인 첨단 제품들의 소개가 이어졌다. 본 고에서는 이날 발표되었던 신제품과 신기술 위주의 기사를 편집 해 보았다.

이공홀 기자(leekh@scalemedia.co.kr)

■ Stretch, S5엔진 기반 소프트웨어 구성 가능 프로세서

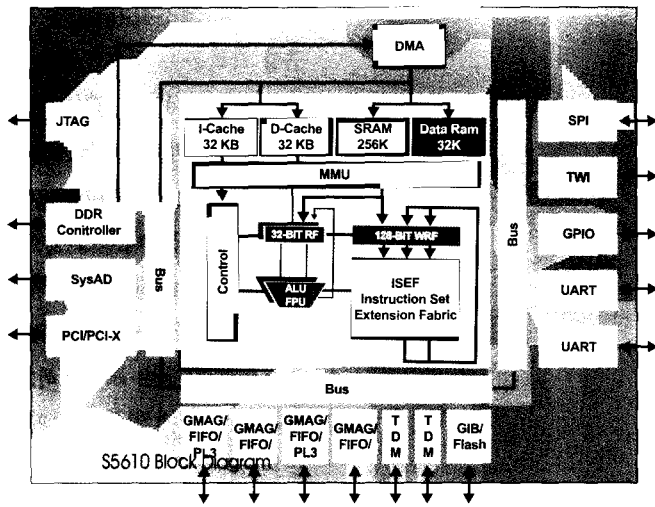
Stretch™ S5610 소프트웨어 구성 가능(software-configurable) 프로세서는 S5000 제품군 중 첫 번째 제품으로 Stretch의 혁신적 S5 엔진을 기반으로 하고 있다. S5610은 범용 프로세서의 연산 집약적인 작업 부하를 낮추어 시스템 성능을 획기적으로 향상시킨다. 시스템 개발자는 프로세서 엔진에 내장된 프로그램 가능 로직을 애플리케이션

요구에 맞게 조정할 수 있으므로 애플리케이션 소프트웨어와 S5610 ISA (Instruction-set Architecture)를 동시에 최적화할 수 있다. 업계 첨단 속도로 고성능 I/O를 통합하는 S5610은 64비트 MIPS 기반 프로세서를 사용하는 시스템에 탁월한 성능 향상을 제공한다.

S5610 프로세서는 폭넓게 채택되고 있는 Tensilica® Xtensa RISC® 프로세서 코어와 강력한 Stretch의 ISEF (Instruction Set Extension Fabric)를 통합한 Stretch S5 엔진을 통해 전력이 공급된다. ISEF는 독자적인 프로그램

가능 로직을 기반으로 하는 소프트웨어 구성 가능 데이터 경로이다. 시스템 설계자는 ISEF를 이용할 경우 C/C++ 코드만으로 프로세서 명령 세트를 확장하고 새로운 명령을 정의할 수 있다. 따라서 개발자는 C/C++의 개발 단순성과 함께 로직 성능을 구현함으로써 전례없는 성능, 빠르고 쉬운 개발, 현저한 비용 절감을 달성할 수 있게 되었다. Stretch의 S5 엔진은 다음과 같은 두 가지의 RISC 병목현상을 해소하여 타의 추종을 불허하는 성능을 제공한다.

연산의 기본은 이동, 덧셈, 곱셈과 같



은 로우레벨 연산을 수행하는 전형적인 RISC 프로세서의 ALU과 달리 ISEF는 단 하나의 명령으로 수천 개의 연산을 실행한다. S5의 데이터 및 연산 대역폭은 32개의 128비트 레지스터를 탑재하고 128비트의 메모리 액세스를 통해 ISEF에 데이터를 공급하므로 다른 프로세서에서는 찾아볼 수 없는 대역폭을 제공한다. (www.stretchinc.com)

주요 특징

- 300MHz, 32비트 Xtensa 코어
 - 16비트 및 24비트 명령
 - TLB 탑재 MMU 지원
 - 단정도 부정소수점(single-precision floating point) 연산
- 정렬된 부하 및 저장
 - 8, 16, 32, 64 및 128비트
- 정렬되지 않은 부하 및 저장
 - 최대 16바이트의 가변 바이트 스트

리미트 I/O

- 최대 32비트의 가변 비트 스트리밍 I/O

• 코어 ISA에 사용자 정의 확장 명령어 (extension) 도입

- C/C++로 정의
- 완벽한 파이프라인(pipeline) 및 인터락(interlock) 구현

자일링스, 툴 스위트 7.1i

보다 간편해진 임베디드 시스템 설계지원

자일링스는 플랫폼 FPGA 임베디드 프로세싱 설계를 위한 새로운 플랫폼 스튜디오 툴 스위트 7.1i 버전을 발표했다. 새로운 툴 스위트는 업계 유일의 이머스드 듀얼 PowerPC 프로세서와 혁신적인 프로세싱 기능 가속용 APU(Auxiliary Processor Unit) 컨트롤러 등 자일링스

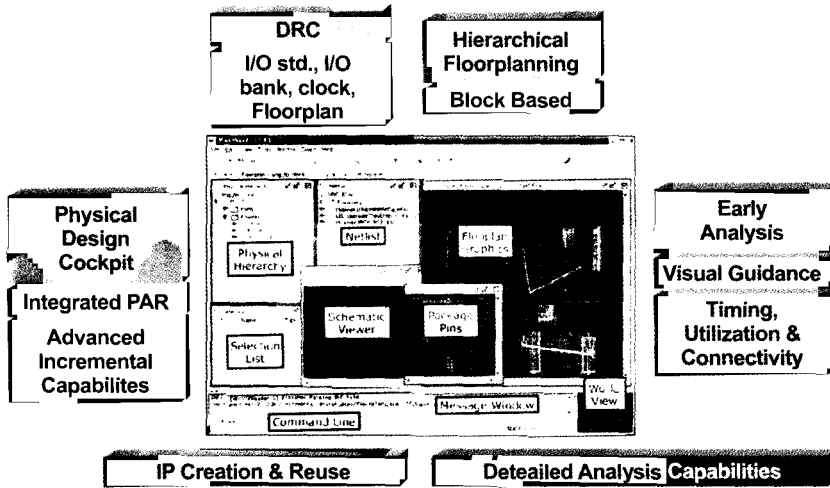
신제품 벤틀스-4 FX 디바이스 제품군의 획기적인 임베디드 기능과 함께 보다 간편한 개발을 지원해준다. 또한 7.1i 스위트는 이전의 플랫폼 FPGA 설계에서 제공되지 않았던 새로운 기능과 임베디드 시스템 개발을 보다 단순화, 추상화, 가속화 해주는 다양한 가용성 강화기능을 포함하고 있다.

플랫폼 스튜디오는 특정 애플리케이션 소프트웨어 알고리즘을 대체하는데 사용되는 사용자 정의 하드웨어 코프로세싱 모듈을 자동으로 구성해준다. 이러한 하드웨어 가속 기능은 PowerPC 405 프로세서의 확장으로 작동함으로써 CPU의 연산작업 부담을 덜어준다. APU 컨트롤러의 다이렉트 프로세서 FPGA 커플링과 높은 쓰루풋 인터페이스를 통해 하드웨어 및 소프트웨어 동기화를 통한 유연한 설계 파티셔닝은 대폭 단순화되고 전체 시스템 성능은 향상된다. 또한 7.1i 스위트는 FPGA 하드웨어의 가속화를 위한 설계 기능 목표 및 성능 최적화를 지원하는 시스템 프로파일링 및 분석 툴을 포함하고 있다.

플랫폼 스튜디오 SDK Eclipse 기반의 프로파일링 및 분석 툴 7.1i 버전은 성능 병목지점을 신속하게 찾아내도록 그래픽으로 표시되는 실행 시간 및 기능 호출 포함하여 다양한 소프트웨어 운영 상태를 보여준다. 이로써 귀중한 프로파일 스케줄 및 엔지니어링 자원이 기능혁신 및 성능 최적화에만 투입될 수 있도록 지원한다.

Hierarchical Design

Improved Performance with PlanAhead



개발을 가속화 해주는 다른 가용성 강화기능으로는 종합설계 데이터시트의 푸시버튼 생성기능, 주변장치용 애플리케이션 테스트 코드의 자동생성기능, 시뮬레이션 환경의 자동 설정기능 등이 있다. 7.1i 스위트 사용자들은 IP 코어 생성 및 캡처 기능으로 설계재활용 통제권을 강화할 수 있으며 이 툴의 풀다운 메뉴 옵션에서 인정되는 커스텀 보드 설명도 생성할 수 있다.

플랫폼 스튜디오 7.1i는 자일링스 버텍스-4, 버텍스-II 프로, 버텍스-II 프로 X, 스파르탄-3 시리즈 플랫폼 FPGA 용으로 PowerPC 하드 프로세서 및 마이크로 블레이즈 소프트웨어 프로세서 설계를 지원한다. 또한 윈도우 2000 SP2, SP3, SP4, XP SO1, SP2, 솔라리스

2.8/5.8 및 2.9/5.9, 리눅스 레드햇 엔터프라이즈 3.0 등의 컴퓨팅 플랫폼용으로 현재 공급되고 있다. (www.xilinx.com)

Tensilica,

Xtensa LX 구성 가능 프로세서를 위한 자동 구성 RTOS 및 개발 시스템 지원

특정 애플리케이션에 따라 최적화되고 구성 가능한 프로세서의 설계를 자동화하는 유일한 업체인 Tensilica가 RTOS 및 IDE 분야의 선도 업체들과 제휴를 체결했다고 발표했다. 이번 협력은 Tensilica의 신제품 Xtensa LX 구성 가능 프로세서에 설계자가 수행할 수 있는 모든 변경에 일치하는 자동 커스터마이

제이션을 제공하기 위한 것이다. 자동 구성 지원은 현재 Wind River Systems 플랫폼, 특히 VxWorks 및 VxWorks 용 TORNADO와 Mentor Graphics 계열사 Accelerated Technology의 Nucleus RTOS에 제공된다.

Tensilica의 마케팅 책임자 Steve Roddy는 “2000년 이후 Tensilica는 지속적으로 Xtensa 프로세서의 모든 구성 변경 및 확장에 일치하는 확장 명령어로 소프트웨어 툴 세트를 자동으로 생성하는 유일한 구성 가능 프로세서 업체”라고 하면서 “우리는 Xtensa LX에서 커스터마이제션을 위해 몇 가지 특수한 기능을 추가했으며, 현재 이러한 모든 기능은 일반적으로 사용되는 운영체제와 개발 환경에서 자동으로 인식되고 있다. 특허를 획득한 우리의 자동 구성 기능을 설계 팀이 사용한다면 1시간 정도에 모든 툴과 운영체제 및 개발 환경에 일치하는 커스터마이제이션을 수행할 수 있을 뿐 아니라 맞춤형 프로세서를 구현할 수 있다.”고 설명했다.

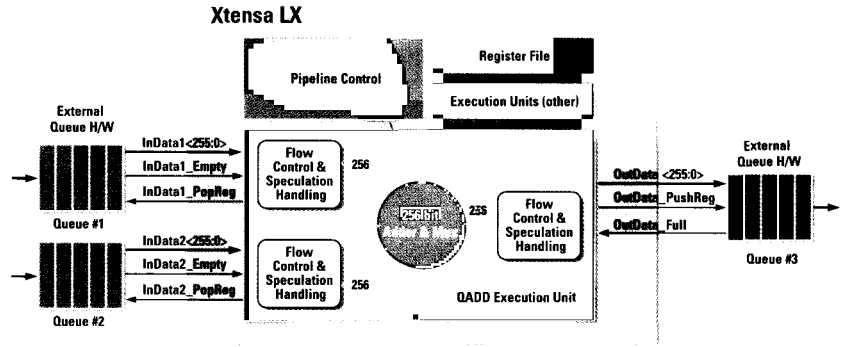
다른 업체의 구성 가능 프로세서들은 수동으로 운영 체제를 구조 안에 포팅해야 하므로 개발 시간과 비용, 위험이 증가한다.

Nucleus RTOS는 오늘날 모든 유형의 임베디드 시스템에서 요구하는 빠른 처리 요건을 만족시키는 확장 가능하며 견고한 플랫폼을 제공함으로써 모바일 애플리케이션에 광범위하게 채택되고 있다. Tensilica는 Nucleus NET 임베디

드 TCP/IP 스택 및 Nucleus GRAFIX 휴대용 그래픽 사용자 인터페이스와 같은 주요 제품을 포함해 Nucleus 임베디드 소프트웨어 제품 라인에 대한 완벽한 지원을 제공한다. 이 밖에도 Tensilica의 XT-2000 에뮬레이션 보드와 함께 사용할 수 있는 BSP(Board Support Package)도 자동으로 생성할 수 있다.

Mentor Graphics의 임베디드 시스템 사업부 Robert Day 마케팅 책임자는 “장치가 갈수록 소형화되면서 복잡한 기능이 더욱 증가한다”고 말했다. 별도의 사용료를 지불하지 않아도 되는 Nucleus RTOS는 확장 가능하고 견고하면서 동시에 메모리 풋프린트가 적은 RTOS를 제공하므로, 이와 같은 풍부한 기능을 갖춘 소형 애플리케이션을 제작하는 소비자 가전 개발업체의 요구를 만족시킨다. 또한 Tensilica의 Xtensa LX 프로세서를 사용하는 개발자는 애플리케이션에 구현하고자 하는 기능을 선택할 수 있다.

Wind River의 많이 이용되고 있는 VxWorks RTOS는 1800개 이상의 강력한 API(Application Program Interface)를 포함하고 있어 임베디드 애플리케이션 환경에 극도로 신뢰성 있는 실시간 플랫폼을 제공한다. VxWorks에는 첨단 네트워킹 지원, 강력한 파일 시스템 및 I/O 관리, C++ 및 기타 표준 실시간 지원을 비롯해 wind 마이크로커널의 핵심 기능이 포함되어 있다. Tensilica는 가장 단순한 설계에서 매우 복잡한 제품 설계에 이르기까지 확장할 수 있도록 VxWorks에



Example Tensilica Instruction Extension (TIE) Code:

```
queue InData1 256 in
queue InData2 256 in
queue OutData 256 out
operation QADD () { in InData1, in InData2, in SumCtrl, out OutData }
{
assign OutData = SumCtrl ? (InData1 + InData2) : InData1;
```

대한 완전한 지원을 제공한다. Tensilica의 고객은 신제품 개발에도 성능이 입증된 익숙한 TORNADO 개발 플랫폼을 이용할 수 있다.

Wind River의 플랫폼 제품 관리 책임자 Warren Kurisu는 “3천만개 이상의 디바이스에 탑재된 확장 가능한 VxWorks는 업계를 선도하는 디바이스 소프트웨어 운영 시스템이다. 성능, 확장 가능성, 풋프린트가 장점인 VxWorks는 개발자가 더 빠르고 더욱 향상되고 보다 안정적으로 디바이스 소프트웨어를 실행할 수 있게 해준다”면서 “우리는 신제품 Xtensa LX 프로세서의 첨단 기능을 지원함으로써 설계자에게 휴대전환에서 산업 제어에 이르는 다양한 애플리케이션에 매우 강력한 개발 및 실시간 환경을 제공하고 있다”고 설명했다.

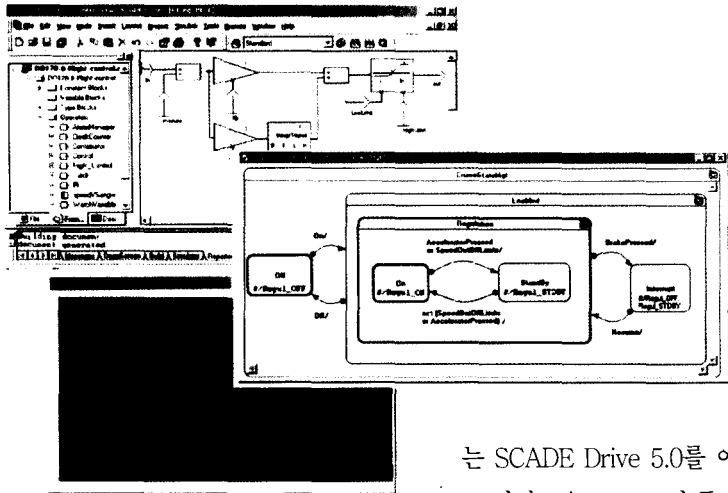
(www.tensilica.com)

Esterel Technologies, SCADE Drive™ 5.0 발표

높은 안전성이 요구되는 소프트웨어 애플리케이션 용 모델 기반 설계, 검증 및 코드 생성 툴 분야의 세계적인 업체 Esterel Technologies가 자동차 시장을 특별히 겨냥하여 SCADE 드라이브 제품 최신 버전을 발표했다.

Esterel Technologies SA의 사장 겸 CEO Eric Bantegnie는 “SCADE Drive 5.0은 최고 수준의 안전을 제공하는 동시에 자동차 소프트웨어 개발 비용 뿐 아니라 전자장비의 제품군 비용을 줄이도록 설계되었다”고 밝혔다.

SCADE Drive 5.0 코드 생성기 4.2는 최근 소프트웨어 개발 툴의 국제적인 최첨단 표준인 IEC61508 표준에 따라 TUV SUD Group 산하 TUV Auto-



motive GmbH에서 실시하는 제품 인증을 획득했다. TÜV Automotive GmbH의 평가는 TÜV SUD Group이라는 공신력 있는 이름 아래 전 기술 분야에 걸쳐 최고 품질을 보장한다.

SCADE Drive 5.0 코드 생성기 KCG 4.2의 IEC 인증 획득으로 SCADE 블록도에 대한 단위 테스트를 수행할 필요가 없어졌으며, 따라서 빠르고 안전한 설계 갱신이 가능하다.

“SCADE 사용자들은 효과적이고 입증된 규격 변경을 수행하는데 필요한 시간에 3~4가지 요소를 줄일 수 있게 되었을 뿐 아니라 코딩, 단위 테스트 및 코드 검토의 수행에 소요되는 비용을 70%~90%나 절감하고 있다.

SCADE Drive 5.0의 정형 검증 도구인 Design Verifier™는 시스템 수준에서의 특성 파악과 검사를 가능하게 하고 설계 초기 과정에서 버그를 탐지할 수 있도록 함으로써 후반 단계의 많은 통합 테스트 활동을 제거시켜 준다.

또한 자동차 전자장치 시스템 설계자

는 SCADE Drive 5.0를 이용하여 극도로 까다로운 코드 크기 풋프린트와 속도 요건을 만족시킬 수 있으므로 ‘제품군’ 생산 비용을 절감시킬 수 있다.

SCADE Drive 5.0을 사용하면 소프트웨어 모델을 변경하지 않고도 각 타겟에 맞추어 코드 생성을 조정하고 최적화할 수 있으므로 새로운 타겟 프로세서(8비트, 16비트 또는 32비트)에 특정 기능을 리타겟팅하는 작업이 훨씬 쉬워진다. 이중 시뮬레이션 및 정형 검증을 사용하여 오버플로, 언더플로 및 숫자 분해능 효과를 추적할 수 있다. 특정 타겟에 대한 정보는 체계적이고 재사용 가능한 방식으로 저장되어 프로젝트 전 과정에서 진행된 코드 크기 최적화에 대한 극도로 소중한 전문기술이 보존된다.

SCADE Drive™ 5.0은 주요 Vx-Works 및 OSEK를 포함해 주요 RTOS를 지원한다. SCADE Drive 5.0은 유동 LAN 구성으로 제공되며 Windows NT, Windows 2000, Windows XP에서 실행된다. 영구 구매 및 TBL(Time-Based Licensing) 임대 방식이 모두 제공된다. (www.esterel-technologies.com)

PMC-Sierra, 고급 고객 옥외 장비를 구동하는 저가 S/UNI DUPLEX GE 기반 IP DSLAM

하드웨어 기반 S/UNI DUPLEX GE는 네트워크 프로세서에 대한 독점 소프트웨어의 필요성을 제거해주고 IP DSLAM의 전체 개발 비용을 감소시킨다. 더 낮은 BOM과 개발비로 인해 OEM사들은 가격 경쟁력을 유지하는 한편 IP DSLAM에 대한 더 높은 투자 수익을 얻게 된다. 서비스 제공자는 저가 DSLAM을 배치함으로써 Cap-Ex를 줄일 수 있다.

S/UNI DUPLEX GE는 온라인 카드에서 고객 옥외 장비(CPE)로부터 ATM 트래픽을 종단하므로 DSLAM에서 기성품 이더넷 스위치의 사용이 가능하다. 이 소자는 동시에 최대 144개의 ADSL2+ 모뎀을 종합하고 전송 기가비트 이더넷 처리능력, 고급 QoS 및 비차단 멀티캐스트와 같은 고급 기능들을 제공한다.

PM7354 S/UNI DUPLEX GE 소자는 0.13마이크론 CMOS 기술로 설계되었으며 352볼, 27 x 27mm HSPBGA 패키지로 제공된다. S/UNI DUPLEX GE를 위한 평가 킷에는 PMC-Sierra의 MSP2006 제어 프로세서와 SwitchCore CXE2130 이더넷 스위치가 포함되어 있다.

가격은 요청시 제공되며, S/UNI DUPLEX GE 소자와 평가 킷은 2005년 2분기에 출시될 예정이다. 데이터시트, 애플리케이션 노트, 소자 모델, 기준 설계 및 소프트웨어 등 종합 지원 제품 패키지가 제공된다. 자세한 내용은 apps@pmc-sierra.com으로 PMC-Sierra 애플리케이션 지원부에 문의하거나 www.pmc-sierra.com/networking을 방문한다.