

Altera 瞄准高密度 FPGA 和结构化 ASIC 市场

从2002年采用130nm工艺设计的Stratix到2005年采用90nm工艺设计的Stratix II, FPGA器件中包含的逻辑单元由8万增长至18万。当设计转向高密度的FPGA时,设计迭代时间、引脚规划和IP集成成为影响设计效率的主要因素。

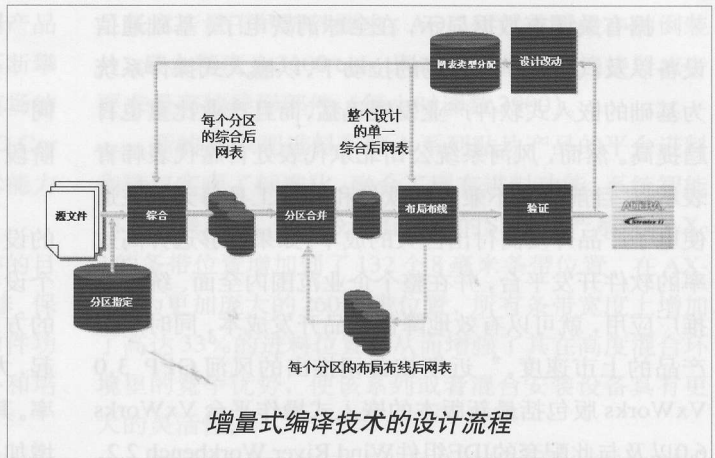
增量式编译(Incremental Compilation)在ASIC设计中已应用了多年,是解决高密度设计的有效方法。Altera第一个将其应用到高密度FPGA的设计中,在公司新近推出的Quartus II软件5.0版中集成了这一技术,大大提高了软件的编译特性,编译时间可缩短近70%。

据Altera亚太区产品市场经理林庆介绍,设计人员在利用新版软件进行综合和布局布线时,能够将设计分成逻辑和物理两步分来分别处理。增量式编译功能支持基于模块的设计,设计人员可按照功能来划分模块。如果设计过程中只有某个模块有改动,那么可以只对该模块进行重新编译,而保持其余未改动模块的性能不变。另外,不同的模块可以采用不同的优化技术,由于高级优化技术,如物理综合等会导致编译时间增加,因此设计人员可以只对部分模块采用高级优化,而保持其它模块不变,从而提高时序收敛性能。

在最新的SOPC Builder系统生成工具中,设计人员能够采用PCI接口和DDR/DDR2外部存储器,迅速生成系统,进行引脚分配,提高设计集成度和重用性,并支持多处理器系统的处理器间通信和资源安全共享。它已集成在Quartus II的所有版本中,进一步支持了高密度的FPGA设计。

另外,快速时序估算和早期布局约束、PowerPlay功耗分析工具、新的I/O引脚规划器、HardCopy II Advisor等都有助于提高高密度FPGA和结构化ASIC的设计效率。

2005年第一季度,Altera公司的收入与上一季度相比,上升了10%,市场份额提高了4%,并被中兴通讯选为2005年度全球最佳合作伙伴。90nm的系列高密度



新产品带来了许多新客户、新应用,其中HardCopy呈现出很强的增长实力,凭借其价格、密度和性能优势,扩展了Altera在有线/无线通信、存储、数字消费、工业和军事领域的市场份额。预计到2005年底,HardCopy产品的收入将能够占到公司总收入的5%。

利用HardCopy,Altera能够帮助客户实现从FPGA到结构化ASIC简单的无缝移植,降低开发风险。Altera产品、市场及企业副总裁Danny Brian说:“HardCopy为Altera开启了一种新的商业模式。过去公司只向OEM或系统厂商供货,而现在可以与半导体公司合作。”半导体公司可以将自己的IP加入到HardCopy中,大大节省了成本及上市时间。“由于HardCopy是Altera特有的,因此我们在这一点上已经赢得了市场优势。”Danny表示。

在英飞凌的光网产品MetroMapper 622和最新的MetroMapper 2.5G中,都使用了Altera的HardCopy平台。不久前,TI也与Altera合作,将HardCopy运用在其针对消费类市场所推出的DLP TV产品中。

Altera即将要介绍的新产品是Stratix II GX,它将高质量的收发器内嵌于Stratix II中,为不断增长的高速串行I/O应用和协议提供功能强大的解决方案。除此之外,Altera也在继续与TSMC一起合作开发65nm工艺,欲在未来两年内推出采用新工艺的下一代产品。■