

FPGA 走红，设计工具吃香

Cool FPGAs Make Tool Vendors Laugh

据Gartner Dataquest在去年美国DAC(设计自动化年会)期间公布的数据,每年采用ASIC开始进行设计的数量在逐年下降,取而代之的是ASSP(特殊应用标准产品),如图1。

由于深亚微米(DSM)制程以后,ASIC的开发成本不断上升,因此标准产品中的FPGA是理想的选择之一(如图2)。FPGA的应用领域不断扩大,未来,消费电子(例如HDTV、无线路由器)和汽车电子是所有应用中成长最快的(如图3)。

人们期盼着FPGA的成本更低,功耗更低,这样,人们将能够用FPGA进行最高性能的设计。

但FPGA的设计非常复杂,器件的密度越来越高,现在已达到90nm/400万的ASIC门,设计闭合

问题也日益突出,时序主宰了物理效应,功耗要求日益苛刻,这些问题都在挑战着FPGA的开发工具。

传统的调试方法无法运作了,现在还要集成更多的IP(知识产权),因此要借助专门的开发工具。

Synplicity: 规模最大,综合见长

Dataquest的报告统计,世界第五大EDA工具供应商Synplicity占据了FPGA工具市场半壁江山,达到58%市场份额。

ASIC综合部高级行销总监John Gallagher谈到Synplicity最新发布了Synplify Pro 8.0 FPGA综合工具,称新工具能紧密集成第三方形式验证、布局布线及调试产品,在运行时间和结果质量上均有改

进。

该工具包含形式验证流程,工具软件输出一个验证接口文件(VIF),用于面向Altera和Xilinx器件的形式验证流程。Synplify Pro内还集成了Identify FPGA源代码调试器,并具有双写入RAM支持功能,可针对用户的目标FPGA器件选择正确的RAM实现。8.0版本还包括对新器件的支持,如Actel新推出的ProASIC3 FPGA和Altera的HardCopy II家族结构化ASIC。

Altium: System-On-FPGA方案

澳大利亚的Altium公司Nexar 2004产品是一个全面的、独立于FPGA供应商的电子设计解决方案。它将原理图输入、硬件语言、预综

Rate of Decline Slows in ASIC Design Starts

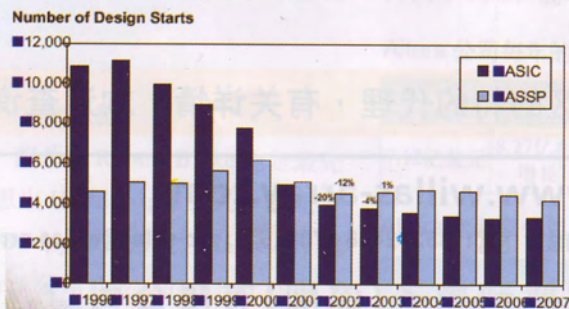


图1 采用ASIC开始设计的比例在下降

• DSM Problems Solved for User
• Development Costs Reduced

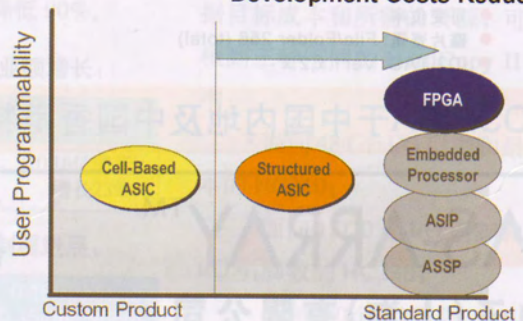


图2 FPGA正成为热门

合的IP元件、基于C和汇编的嵌入式软件开发工具、可重新配置的硬件平台无缝地集成在同一环境中,利用板级设计方法在FPGA上实现完整的基于处理器的数字系统。

系统采用的基于交互式设计、调试的LiveDesign开发模式,使工程师摆脱了对HDL和系统级仿真的依赖,开发过程更加快捷、简单。同时,系统提供丰富的拿来即用、预综合的IP CORE(含处理器内核),使基于原理图的FPGA设计变得非常高效并具有良好的可移植性。此外,可重新配置的硬件平台NanoBoard是业界第一块基于FPGA的、支持LiveDesign开发模式的开发板,它能够无风险地进行芯片级系统集成、软硬件并行设计和调试。

Altium公司的FPGA设计工具的特点:

- 全集成的FPGA(嵌入式/非嵌入式系统)环境。从输入到板上调试的全过程集成在同一环境中;成熟即用的MCU CORE及其编译、调试环境也无缝地被集成进来。

- 通用的开发平台。适用于各主流FPGA厂家各系列芯片,软件可移植性好,是通用的FPGA开发平台。

- 板级的设计方法。基于原理图的板级设计方法具有良好的直观性,但也保留了硬件语言的简便性。免费、丰富的通用CORE、8位-32位的MCU CORE及常用外设CORE使设计更加简捷;

- 通用调试板。可解决复杂FPGA系统的仿真速度问题,实时验证的通用调试板无需制作专用测

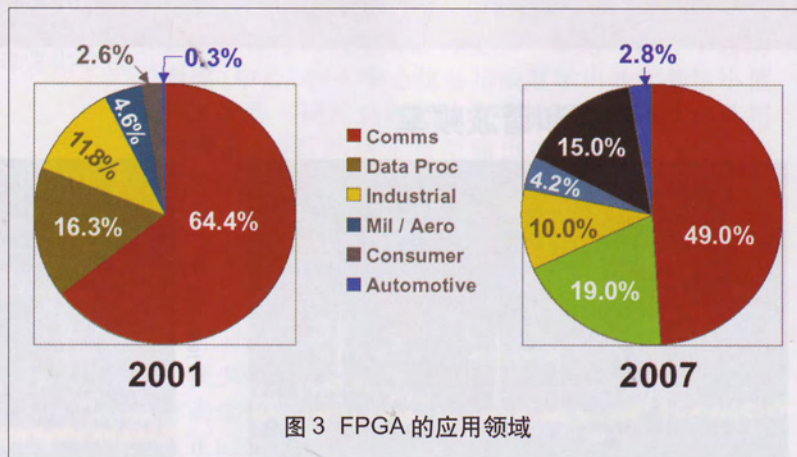


图3 FPGA的应用领域

试板,省时省力省钱;

- LiveDesign的设计理念。通用调试板和虚拟仪器构成个人电子实验室,设计+实时验证的方式大大提高了效率和可靠性。对于嵌入式系统,真正的软、硬件的协同设计、调试更是工程师梦寐以求的目标。

- 与Protel 2004的完美结合。无缝地与Protel 2004(低价位的板级设计工具,也是Altium公司的产品。)集成后,具有PCB板全局布线效率和效果。

Altium公司上海代表处的曲刚总经理表示:“作为新一代的低成本、高效能的复杂数字系统设计平台,Nexar 2004将把FPGA可重复编程的优点拓展到更广泛的产品应用中。”

Cadence: 致力于验证

Cadence公司FPGA全芯片验证可在芯片组装上板前发现各种错误,从而缩短开发时间。当前,由于先进的FPGA芯片具有高度的复杂性,使得用仪表探针在电路板上对芯片进行调试的传统做法变得日益困难。Incisive一体化仿真器

(Incisive Unified Simulator)借助功能强大的断言和SimVision工具,可使设计人员在仿真器中发现潜在的时序错误和功能性错误。

同时,Cadence公司与FPGA芯片厂商紧密合作,确保了Incisive一体化仿真器与FPGA设计套件间高度的集成性。这种合作关系缩短了FPGA的设计周期。

Cadence北方及西南地区技术经理赖志广先生总结了其优点:

- 提供终极的基于模拟的速度和效率;

- 通过内生事务级的模拟,RTL性能提高100倍;

- 事务级支持,缩短50%的测试平台开发时间,一体化的测试生成以及验证组件重用;

- 缩短验证时间,更快找到bugs,使用静态和动态断言检查的详尽模拟;

- 缩短25%的调试时间,通过一体化的事务/信号检视,HDL分析功能以及一体化的全语言调试环境;

- 使用可选的按需加速,RTL性

能提升 100 倍。

Mentor: 具备 FPGA 全流程方案

Mentor Graphic 公司能够提供 FPGA 全流程完整解决方案。完善的设计技术包括: 功能强, 并支持各种描述方式的设计输入和设计管理工具 HDL Designer Series; 支持业界全部标准, 具备良好调试性能, 并且为行业所广泛认同的仿真调试工具 ModelSim; 还包括全系列的逻辑综合技术: RTL 逻辑综合工

具 Precision RTL, 物理综合工具 Precision Physical, 算法级高级语言 C/C++ 综合工具 Catapult C。

AcconSys(Mentor 的代理商)技术经理肖跃龙先生不无夸赞地说: 上述工具和技术构成 FPGA/FPSoC 设计黄金组合——Mentor 的 FPGA Advantage 工具包, 其中的每一个点工具在业界都有可观的市场占有率, 例如 2004 年 HDL Designer Series 的市场占有率达 57%, ModelSim 在整个 VHDL 和 Mixed-

HDL 仿真器市场占有率接近 60%, 在 FPGA 设计领域则有更好的表现, 市场份额高达 80%, 综合工具 Precision 的市场占有率接近 40%。与此同时, FPGA Advantage 通过 Mentor 独创的一体化设计环境 I/O Designer, 实现与其高性能 PCB 设计环境 Expedition PCB 的整合, 实现 FPGA 和 PCB 设计环境之间的双向动态交互, 确保 FPGA 与 PCB 之间设计的一致以及最佳的系统性能。[17]

上接 48

另外, Altera 在 5 月最新发布 Quartus II 设计软件 5.0 版, 编译时间缩短近 70%, Quartus II 软件技术优势的一个显著标志是其在 2004 年 70% 的有效商用许可增长。Altera 称, Quartus II 软件 5.0 版在 90nm Stratix II FPGA 上能够实现更高的性能。

90nm Stratix II 系列比第一代的 Stratix 快 50%。HardCopy Stratix(结构化 ASIC)居 Altera 性能的领导地位, 比 Stratix FPGA 性能平均提高 50%。低成本的 Cyclone II 系列性能也很高。MAX II CPLD 系列比先前的 MAX 性能高 2 倍。

2004 年第四季度: Altera 总份额 70%, 在 FPGA 市场份额增加 4%。Cyclone II 批量价格为 3.75 美元, 销售了 1,000 万块。Stratix II 性能达到了 200DMIPS。

Xilinx 副总裁

世界市场行销副总裁 Sandeep

Vij 称 Xilinx 最近一年来也有许多成功的战略: 2004 年 6 月推出采用 90nm 制程的 Virtex4; 2004 年 9 月成立了新的嵌入式部门和 DSP 部门。2004 年 10 月, Xilinx 推出了 EasyPath 和用于汽车电子的 XA FPGA。2004 年 12 月, 宣布付运了 1 千万块 Spartan。

在会上, Xilinx 宣布了 PLD 的市场份额(见表 3)。

时钟: 在 90nm, 6W 功率时, 可达到 200MHz, 而竞争对手只有

表 3 PLD 市场份额

	2003	2004
Xilinx	50%	51%
Altera	32%	33%(Altera 称今年一季度已上升至 34%)

120MHz;

浪涌(in-rush)功率: 平均下降了 95%(但 Altera 称 Altera 的产品没有浪涌功率);

普通芯片尺寸: 比 Altera 小 28%。

新的 ISE 7.1 设计软件是 Linux 基产品, 包括功率分析、等级制度(Hierarchical)的设计、仿真、硅内调试。比 ISE 6.3 快 25%。

在 FPGA 综合市场, 2008 年将增加 75%。

65nm FPGA 将在今年诞生, 计划成为第一家采用 65nm 制成的 PLD 公司。

当购买 1500 万系统门的 Spartan 时只需 12.95 美元, ASIC 一般少于 5 美元。

在第二天晚上的媒体新闻发布会上, Xilinx 董事长也亲自出马, 宣布价格低于 2 美元/块的新的 Spartan3e 系列采用 UMC(联电)的 90nm 制程, 主要面向以逻辑为中心的消费电子市场(Spartan3 是用于以 I/O 为中心的消费电子市场)。其优势还有: 优化的 90nm 晶体管设计使芯片的尺寸更小等。[17]