



技术：追求更高的适应性

—硅谷走势评析（二）

穆强 EDN China 执行主编

正是由于半导体市场呈现出投资减少、商业环境日益复杂、应用领域“发散”等特点，我们可以明显地感到身处硅谷的各公司在确定未来技术取向时颇费了一番心思。

首先，由于很难找到能够长期支持公司发展的特定的终极应用市场，各公司对新技术的追求不再囿于某一特定的领域，而是积极向新的、更广泛的领域拓展。如 Intel 公司尽管在电脑微处理器市场稳坐头把交椅，但在“2003 Globalpress 电子峰会”中却特别选择参加了无线通信技术论坛，Intel 公司无线市场总监 Mac Agan 在发言中用很精练的两句话表达了 Intel 向无线通信领域进军的立场：所有的通信设备都需要计算；所有的计算机都需要通信。无独有偶，以往在模拟混合信号器件及 DSP 领域颇有建树的 ADI 公司，也表达了对进入无线市场的兴趣，ADI 公司 WLAN 产品总监 Allen Barlow 特别强调今天人们对无线通信市场的理解不应只停留在手机上，未来会有更多的系统厂商考虑在自己的产品中加入无线功能，而 ADI 在 RF、混合信号、电源管理、DSP 方面的技术积累可以很好地支持无线市场的需求。另一家公司 PMC-Sierra 在宣布推出基于 MIPS 64 位 CPU 核的 RM7000 系列微处理器时，也不忘指出采用了 Amkor ExposePad 封装技术的该系列处理器除了可以被通信领域所采用，还可广泛地用于激光打印、机顶盒、PVR、高清电视等“对成本敏感”的消费电子领域，这无疑预示着以提供通信 IC 见长的 PMC-Sierra 未来技术走向的转变。

为了抢占更多的市场，以前使用于不同领域的、泾渭分明的技术正在

互相渗透，甚至走向融合。一个最典型的例子发生在 ASIC 与 FPGA 领域。Dataquest 主任分析师 Bryan Lewis 分析道，同作为客户定制的半导体产品，以前 ASIC 与 FPGA 各自服务的市场界限分明：ASIC 以高集成度、高速、单芯片成本低的特点一直占有大批量需求的市场；而 FPGA 由于其成本高但灵活性强的特点，一直是小批量需求的首选。而随着设计复杂度增加带来的更高的设计风险，以及半导体工艺升级后设计与制造成本（特别是掩模制作费用）的增长，ASIC 的经济性受到挑战——估计到 130nm 以下设计，采用 ASIC 设计只有每单设计收入达到 2000 万美元才可能有利可图。于是今天随着 ASIC 设计的规模效益的门槛不断提高，在 ASIC 与 FPGA 之间、每单设计收入在 300 万美元至 700 万美元的范围内形成了很大的一个中间地带，传统的 FPGA 与 ASIC 厂商都在努力用革新技术覆盖这个“中间地带”市场。

过去的几年中，FPGA 厂商为了达到这一目的在增加产品的集成度和降低成本方面取得了很大的进步。Xilinx 公司产品市场部高级总监 Babak Hedayati 介绍说，Xilinx 已经与 IBM 与 UMC 合作采用 90nm 工艺生产新型的 FPGA 器件，这有望进一步降低 FPGA 器件的单价，使得 FPGA 从以往的“高端”应用向更大众化的领域，如消费电子领域渗透。因此他认为在“中间地带”争夺战中，FPGA 前途光明。而同时 ASIC 厂商也在积极寻找降低设计风险与制造成本的途径。ChipExpress 为此开发了一种新型的阵列 ASIC 器件，该器件克服了 FPGA 速度慢，且存储功能占用大量

逻辑门资源的缺陷，而是采用了高速的 block memory 代替对逻辑空间的占用，而且速度达到标准库单元 ASIC 器件的 90%。值得一提的是，与标准库单元器件制造过程中需要 25~30 层掩模相比，ChipExpress 的门阵列器件只需要 3 层掩模，成本只有其十分之一。可见，各技术正在相互的借鉴与渗透中走向“完美”。

其实，各种技术的演变无外乎向我们传递着这样一个信息：技术供应商们正在通过提高技术的适应性来覆盖更广泛的需求，以期在严酷的市场环境中求得生存与发展。我们不难发现，“可重构 (configurable)”一词已经成为各公司描述自身产品及技术时常用的定语——ARC 与 Tensilica 公司宣称其所提供的是用户“可重构”的 32 位高性能处理器核，3DSP 也表示其提供的是“可重构”的基于 DSP 的 SoC 解决方案... 因此，未来的几年中能够满足客户个性化需求的可重构的标准化产品将受到“追随”，并成为市场主流。

Tensilica 公司显然已经将这种概念贯彻到自身的技术中，该公司总裁兼 CEO Chris Rowen 指出，未来的 SoC 设计中可重构的标准的 CPU 核将成为最基本的模块——就象今天的逻辑门是可编程器件的基本单元一样，Tensilica 就是要用可配置的标准 CPU 模块替代 SoC 中根据客户特殊需要而定制设计的逻辑电路。这就意味着在未来一个 SoC 设计中可能用到多个标准的 CPU 核，甚至形成一个“微处理器海”的结构。

可见，适应性将是硅谷技术追求的一个主要目标，这中间多少有些“进化论”的影子。





新商业模式在“平台”中萌芽

—硅谷走势评析(三)

穆强 EDN China 执行主编

商业模式无疑是架设在新技术与市场之间的桥梁：任何一种技术都需要通过恰当的商业模式在市场中实现其价值。这使得“复苏”途中的各半导体公司在制定策略时将商业模式也作为一个重点来考虑。

其中不难发现，越来越多的公司在向客户承诺可以为其提供完整的开发平台，而不仅仅是单纯的产品。可以看到，这种“平台技术”的概念已经遍及电子领域的方方面面。

在芯片代工方面，占据Foundry市场60%份额的全球第一大Foundry厂台积电为下一代SoC用90nm工艺开发了Nexsys平台，该平台中不仅包括工艺技术，还将为用户提供设计环境、IP核与库等相关设计开发资源，台积电北美区总裁Edward Ross解释说，未来的Foundry业务覆盖的范围将从核心的制造业务，向EDA和IP核供应等上游的IC设计服务与封装测试等下游的后端服务领域扩展。

作为全球领先的通信产品制造商的Motorola公司也已经将其内部的2.5G和3G手机开发平台i.250和i.300向产业界开放，使得更多的手机解决方案提供商可以通过获得授权使用Motorola从芯片组到软件开发环境、从测试方案到参考设计的全套技术。而这种商业模式也已经成为了各通信终端半导体供应商的主要市场策略。

在ASIC领域，Xilinx产品解决方案部高级总监Babak Hedayati说，他们也将嵌入式处理器、高性能DSP、嵌入式高速串行传输模块与他们的FPGA产品整合在一起，构建起高性能、可编程的FPGA开发平台，供更广泛的电子设计开发者使用。

而与以上各例相比，更具标志意义的是，“平台”的概念已经为越来越多的IP核供应商所采用。众所周知，独立的IP核业务的出现曾被认为是半导体业向SoC时代发展的一个重要标志，因此IP核供应商对商业模式的选择从某种意义上讲将影响到未来半导体产业链运转模式的改变。

32位RISC处理器核供应商ARC公司认为其所提供的是可重构(configurable)的SoC平台，其中包括ARCTangent处理器核，以及集成开发工具、周边电路模块、RTOS和相应的软件等。Tensilica也是将其可配置的Xtesa处理器核与完整的集成软件开发工具套件集合在一起提供给客户，满足他们多样化的设计需求。另一家DSP核供应商3DSP在它的平台中也是集成了相关IP核、应用软件，以及其他SoC工具及服务，因此其IP核授权用户可以很方便地在平台基础上开发宽带技术。

采用平台技术的意义在于，在扩展了新技术的适用范围的同时，也减少了研发费用、缩短了研发周期。实际上，平台技术的出现是对日益复杂的产业环境的一个回应——技术供应商利用自己整合平台的能力为客户简化了其所需面对的诸多技术和商务环节，客户只需要与有限的供应商打交道就可获得研发所需的技术资源，设计出复杂产品。

ARC公司CEO Mike Culett指出，IP供应商所采取的这种平台式的“系统集成方案”将大大减少未来IP核供应商的数量。而类似的局面也许不仅仅会在IP核一个市场出现——这是客户的需要，也是竞争的结果。因此我们可以推测，未来领导型企业一定是

在技术上领先并有足够的平台整合能力的公司。

当然，成为一个成功的平台技术供应商并非易事。发生在硅谷的新的趋势表明，平台技术供应商不但需要保证平台的广泛适用性，还需要针对某些特殊的应用领域提供针对性更强的“子平台”。如ARC公司就已经推出了专门用于USB和WLAN领域应用的USB Now和WLAN Now两个更专业化的平台，其中USB Now平台在半年中就发展了13个授权用户。这意味着平台技术供应商也必须同时成为特定应用领域的专家。

3DSP市场营销总裁Duane Smith认同这样的观点，他以IP核市场为例分析说，用户在选择IP核时都会有明确的专有用途，需要解决实际问题，因此IP核供应商具有越多的应用知识，就越容易将IP核卖出并使其融入用户的设计。这也可以用来解释为什么3DSP将自己的业务锁定在与宽带通信相关的领域。

平台技术只是硅谷在商业模式创新中的一种探索，但现在看来其已经渐成主流，我们是否已经敏锐地捕捉到：未来更多的商业机会将围绕着“平台”萌芽。

